



HY17P6x 系列

开发注意事项

Table of Contents

1. 说明	4
2. 模拟(仿真)IP、VDDA 操作注意事项	5
3. ADC 相关注意事项	6
3.1. HY17P6x OSR 设置	6
3.2. ADC 放大倍率设定	6
4. 低压烧入操作	7
5. 省电模式设定	8
6. DATA LATCH 机制	9
7. LNOP 注意事项	10
7.1. HY17P60B 不具有 Auto Chopper 模式	10
7.2. 红外测温应用配置注意事项	11
8. 预防 RS 干扰_硬件	12
8.1. 不采用大范围的铺铜(铺地)	12
8.2. 电源的输入用最短路径至 IC、配置的电容靠近 IC	12
8.3. IC 正下方的 PAD 需要接至 VSS	13
8.4. ADC 讯号端拉线注意事项	13
8.5. VDD 与 VSS 拉线方式	14
9. 烧录注意事项	15
10. 修订纪录	16

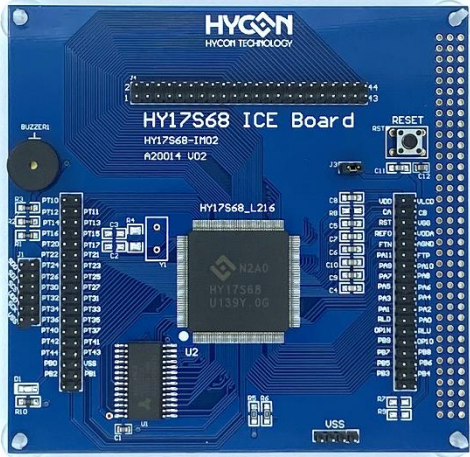
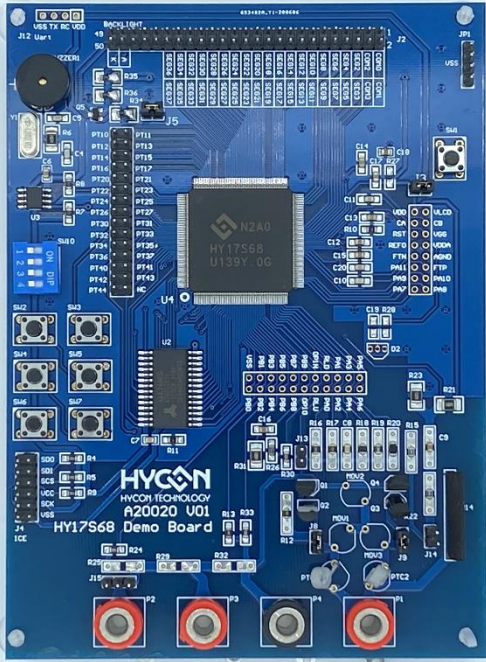
注意：

- 1、本说明书中的内容，随着产品的改进，有可能不经过预告而更改。请客户及时到本公司网站下载更新 <http://www.hycontek.com>。
- 2、本规格书中的图形、应用电路等，因第三方工业所有权引发的问题，本公司不承担其责任。
- 3、本产品在单独应用的情况下，本公司保证它的性能、典型应用和功能符合说明书中的条件。当使用在客户的产品或设备中，以上条件我们不作保证，建议客户做充分的评估和测试。
- 4、请注意输入电压、输出电压、负载电流的使用条件，使 IC 内的功耗不超过封装的容许功耗。对于客户在超出说明书中规定额定值使用产品，即使是瞬间的使用，由此所造成的损失，本公司不承担任何责任。
- 5、本产品虽内置防静电保护电路，但请不要施加超过保护电路性能的过大静电。
- 6、本规格书中的产品，未经书面许可，不可使用在要求高可靠性的电路中。例如健康医疗器械、防灾器械、车辆器械、车载器械及航空器械等对人体产生影响的器械或装置，不得作为其部件使用。
- 7、本公司一直致力于提高产品的质量和可靠度，但所有的半导体产品都有一定的失效概率，这些失效概率可能会导致一些人身事故、火灾事故等。当设计产品时，请充分留意冗余设计并采用安全指标，这样可以避免事故的发生。
- 8、本规格书中内容，未经本公司许可，严禁用于其他目的之转载或复制。

1. 说明

本文主旨为，将 HY17P 系列新增功能加强说明。以及如果有操作上与 HY11P、HY15P 系列操作不同处特别提出，其余各 IP 详细说明请参考 UG-HY17S68。

下列各项说明适用 IC 型号为 HY17P60B、HY17P68。分别配套的相关工具为 HY17S68-IM02, HY17S68-IM03。

仿真器产品别	HY17S68-IM02 版本说明	
<p>搭配模拟板之 封装片标记讯息</p>		
<p>模拟板 PCB 之 版本讯息</p>	<p>中间 IC 编号为 N2A0 HY17S68 U139Y.0G</p> <p>PCB 版本号为 A20014 V02</p>	
仿真器产品别	HY17S68-IM03 版本说明	
<p>搭配模拟板之 封装片标记讯息</p>		
<p>模拟板 PCB 之 版本讯息</p>	<p>中间 IC 编号为 N2A0 HY17S68 U139Y.0G</p> <p>PCB 版本号为 A20020 V01</p>	

2. 模拟(仿真)IP、VDDA 操作注意事项

开启 IC 内部任何模拟(仿真)IP 前都需要先让 VDDA 要有高于 2.4V 的电压，以确保模拟(仿真)IP 功能正常。

如果 VDDA 的电压是采用内部 LDO 提供，必须注意 LDOPL 是否已经短路。如果 LDOPL 未短路则 VDDA 仅能输出 1.2V 的电压，此时如果开启模拟(仿真)IP 时，恐会使模拟 IP 复位不正常，造成模拟功能异常问题。

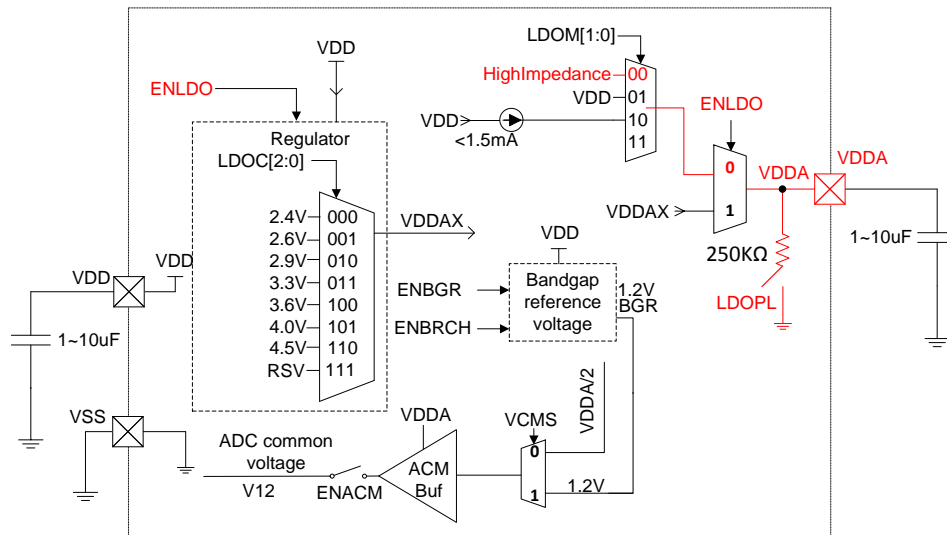
正确的 VDDA 开启步骤

Step1 ENBGR=1、LDOPL=1

Step2 ENLDO=1

Step3 Delay 10mS

Step4 开启模拟(仿真)IP



C 语言范例

//VDDA Setting

```
PWR_BGREnable();
PWR_LDOPLEnable();
PWR_LDOSel(LDOC_2V4);
PWR_LDOEnable();
```

ASM 范例

```
;=====Setup VDDA =====
BSF    AD1CN5,LDOPL    ;开启,LDOPL
MVL    82H
MVF    PWRCN,F,A      ;ENBGR ENLDO VDDA=2.4V
```

3. ADC 相关注意事项

3.1. HY17P6x OSR 设置

OSR	型号	HY17P60B		HY17P68	
		仿真芯片	实际芯片	仿真芯片	实际芯片
61140		○	○	○	○
30720		○	○	○	○
15360		○	○	○	○
7680		○	○	○	○
256		○	○	○	○
128		○	○	○	○
64		○	○	○	○
32 [※]		○	○	○	○

表 3-1 OSR 设定表

※ 当 OSR 为 32 时，不能开启 ADC Chopper 控制

- HY17P68 增加 ADC chop clock 设置，建议 AC RMS 量测时，CHP_CKS[1:0]=11b 降低归零。

PWRCN2: 电源系统控制寄存器 2

位	名称	描述
Bit5~4	CHP_CKS[1:0]	ADC chop clock frequency select
		CHP_CKS[1:0] 设定
		00 divide by 128(预设)
		01 divide by 16
		10 divide by 8
	11 不做 chop	

3.2. ADC 放大倍率设定

ADGN[2:0]	产品	HY17P60B/68	
		仿真芯片	实际芯片
000		RSVD	RSVD
001		x 0.5	x 0.5
010		x 1	x 1
011		x 2	x 2
100		x 4	x 4
101		x 8	x 8
110		RSVD	RSVD
111		RSVD	RSVD

RSVD : 代表芯片无此设定 (Reserved)

表 3-2 ADGN 设定表

4. 低压烧入操作

低压烧入操作上与其他产品无太多差异，主要说明操作低压烧入时需要注意的事项。

IC 型号	BIE 函数名称	备注
HY17P60B	LV17P60BWR3	详细描述内容可参考网站 APN-HY17P006 说明文
HY17P68	LV17P68WR3	详细描述内容可参考网站 APN-HY17P007 说明文

- 呼叫函数进行烧入时，该函数会自动关闭 GIE、ENAD1。使用者记得在烧入完成后，需自行开启 GIE、ENAD1，并在开启 ENAD1 后立刻将 CMFR 置 1，重置 ADC Comb Filter。
- 读取 BIE 函数时，由于非呼叫函数因此需要使用者自行关闭 GIE、ENAD1。并在读取完毕后使用者自行开启 GIE、ENAD1 并在开启 ENAD1 后立刻将 CMFR 置 1，重置 ADC Comb Filter。
- 操作 BIE 函数前，务必将 CPU 频率切至内部 HAO=1.843MHz
- 各电源外部电容值最低需求 VDD=10uF、VPP=0.47uF、VLCD=1uF
- VDD 电源至少高于 2.75V
- 启动低压烧入时，会导致 VLCD 电压升至 5V，为避免不同的 LCD 屏产生鬼影或者误显示，低压烧入时会修改 LCD 设定，使 LCD 频全灭。但随不同的 LCD 特性，有些可能会是全显(HYCON 的 LCD 即是全显)
- 呼叫烧入函数烧入完后，位置自动加 1。

5. 省电模式设定

由于 HY17P60B/68 多增加了一个 BOR2 的功能，相较于原本的 BOR，他有较精准但耗电的特色。因此进入 Sleep、Idle 等省电需求时，可以透过缓存器的设定将 BOR2 关闭掉。相关操作流程如下：

```
bsf    PWRCN,CSFON      ;启动解锁 bit
bcf    CSFCN1,ENBOR2    ;关闭 BOR2
```

名称	功能	功耗	使用者操作
BOR1	省电	0.2uA	不能关闭
BOR2	精准	10uA	Normal mode 可以关闭

6. Data LATCH 机制

HY17P 新增了 Data Latch 机制，因此超过 8bit 的相关设定都要遵照 Low Byte 先读先写的原则。

- ADC 数据抓取一定要先从 AD1L 先抓，然后是 AD1M 最后才是 AD1H。
- 如果 ADC 数据不论使用到多少 bit。3 个 byte 都需要读取。
- TMB 的部分，如果是读取 TB1R 的数值，依样是 TB1RL 先抓，后抓 TB1RH 但如果是对 TB1C0~TB1C2 等寄存器，切记是 TB1C0H 先写，再写 TB1C0L

7. LNOP 注意事项

7.1. HY17P60B 不具有 Auto Chopper 模式

OP1CN0: OPAMP1 控制寄存器

位	名称	描述	
Bit3~2	OP1CHOP[1:0]	OP1 的 Chopper Clock 选择控制位	
		OP1CHOP[1:0]	CHOP_CLK
		00	0(OP 输入/输出正向接)
		01	ADC_CLK ÷ 512(Auto Chopper 模式)
		10	ADC_CLK ÷ 256(Auto Chopper 模式)
		11	1(OP 输入/输出反向接) 其 OP 输出电压, 会接近 OP1CHOP[1:0]=00b 设置
※ 若输入为较高阻组件, 不宜使用 Auto Chopper, 会造成不归零情形。 ※ HY17P60B 不具有 Auto Chopper 模式			

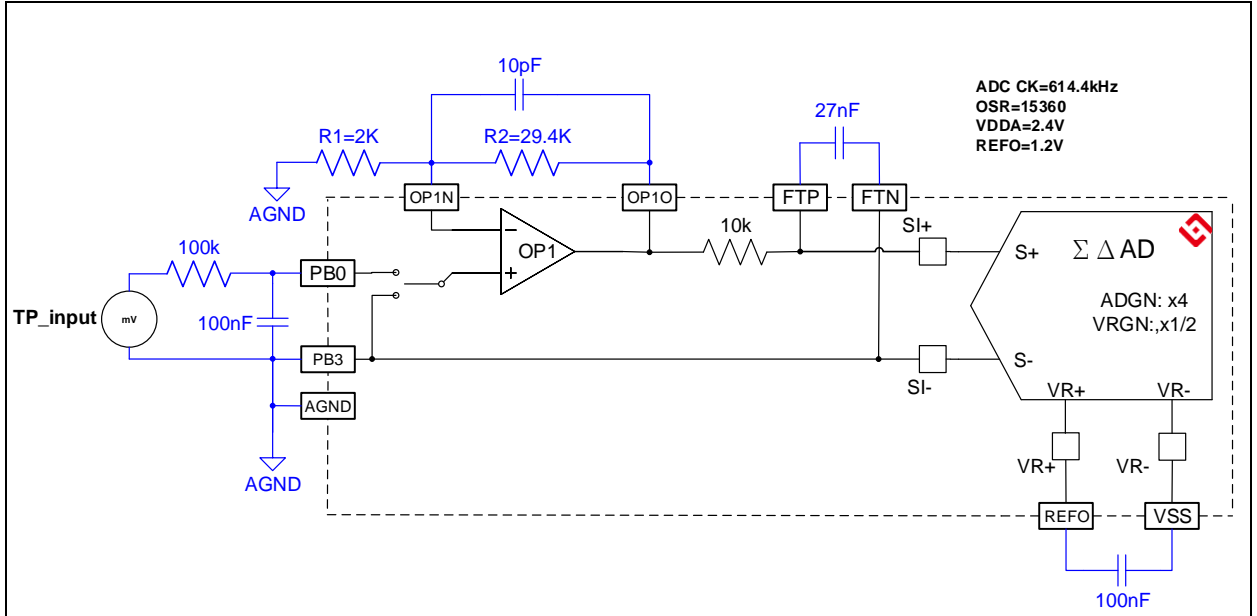
- 当使用 OP1 时, HY17P60B 实际芯片 HS 设置为"0"或"1"皆是开启高速输入模式; 但仿真芯片 HY17S68 必须 HS 设置为"1", OP 才会正常动作。

OP1CN0: OPAMP1 控制寄存器

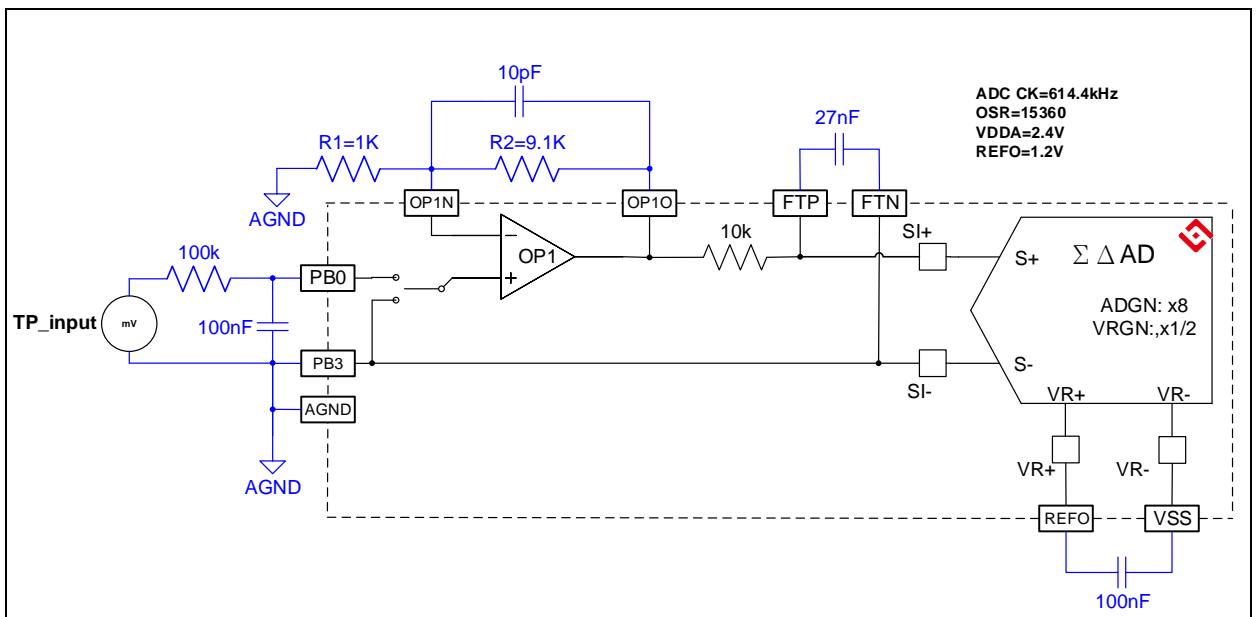
位	名称	描述
Bit1	HS	OP1 高速输入模式 <0> 关闭 <1> 开启(必须开启 OP1 才会正常动作)

7.2. 红外测温应用配置注意事项

- 若 IR 讯号需放大 120 倍建议选择 ADGN=8 搭配 OPA 放大 15.7 倍效果较佳



- 若 IR 讯号需放大 160 倍建议选择 ADGN=16 搭配 OPA 放大 10 倍效果较佳



※在红外测温应用若需要放大到 160 倍以上建议是 OPA 选择放大 16 倍&ADCN=16 倍, OPA 的放大倍率电阻使用不建议选太大 (建议 < 35KΩ),但也不能太小 (建议 > 1KΩ) 为较佳的配置.

8. 預防 RS 干擾_硬件

硬件方式,主要是 PCB 板的规划。列出下列几个准则。在 PCB Layout 上尽可能地遵守,才能确保 RS 抗干扰效果。

8.1. 不采用大范围的铺铜(铺地)

如下图说明,图 8-1 为大范围的铺地,但这样大面积的铺铜反而增加 RS 的接收面积。

图 8-2 为建议的 Layout 方式

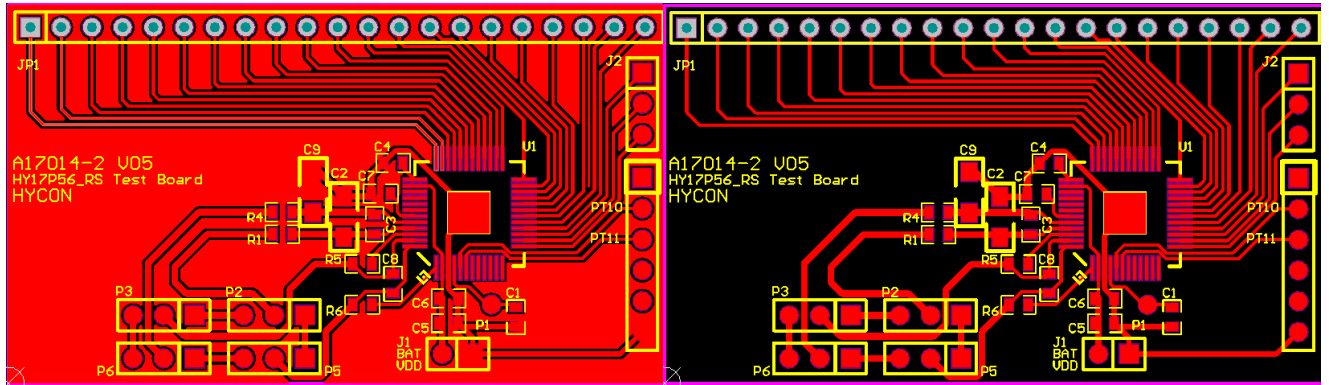


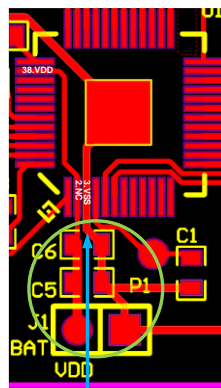
图 8-1
X

图 8-2
O

8.2. 电源的输入用最短路径至 IC、配置的电容靠近 IC

不论采用何种电源当作 VDD 的电源,在电源到了 PCB 板上后,以最短路径进入 IC,并配置两个电容建议分别为 1uF、1nF(1uF 靠近 IC,1nF 靠近电池)。由于 IC 脚位的配置上,VDD 与 VSS 并非相邻,会使上叙条件难以实现,故建议采用图 8-3 方式。

由于原本 VDD 脚位于 38pin、VSS 脚位于 3pin。但由于 2pin 为空脚。故采用 38pin 与 2pin 短路的方式实现,外部电源(电池)的正负两端,采用最短路径至 IC



外部電源
線,進到板
邊後經過2
個電容後,
就以最短路
徑到達IC

图 8-3

8.3. IC 正下方的 PAD 需要接至 VSS

如图 8-4 所示，IC 正下方的 PAD 须接至 VSS，并且建议走较粗一点的线

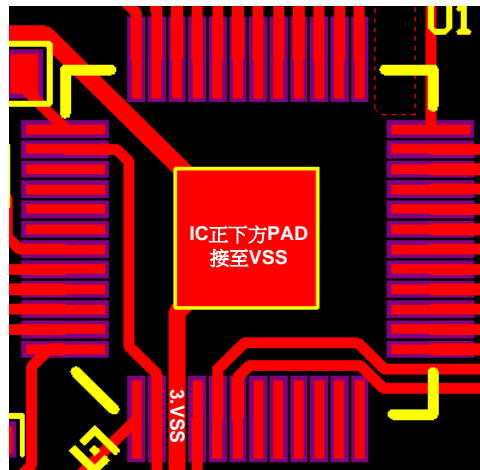


图 8-4

8.4. ADC 讯号端拉线注意事项

在 ADC 的讯号线、参考电压的讯号线，布在线尽可能的对称、等长

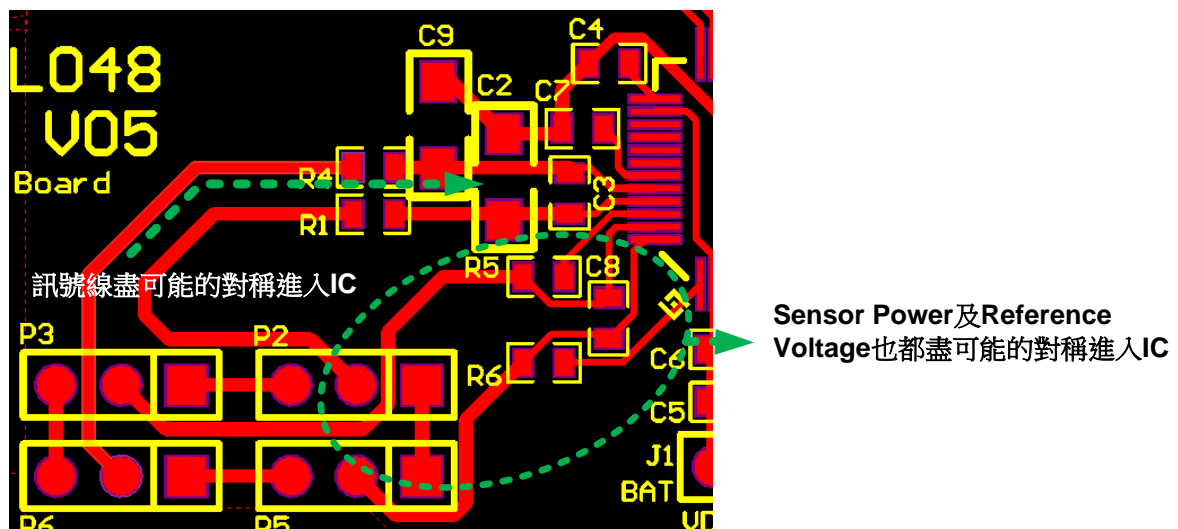


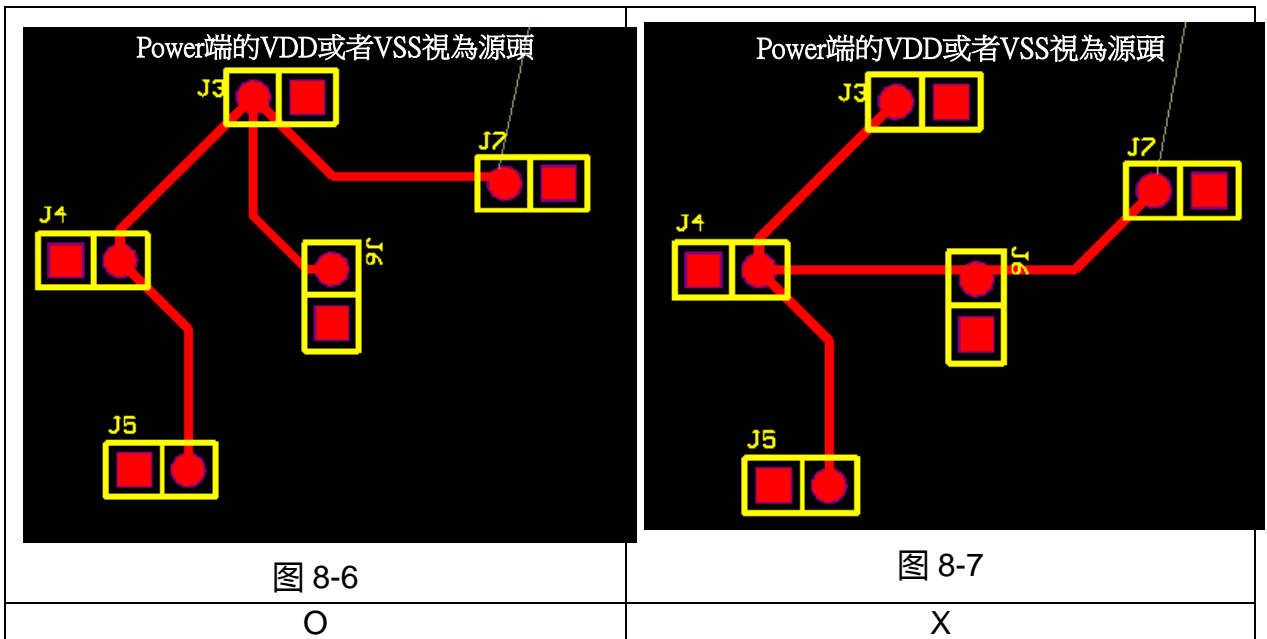
图 8-5

8.5. VDD 与 VSS 拉线方式

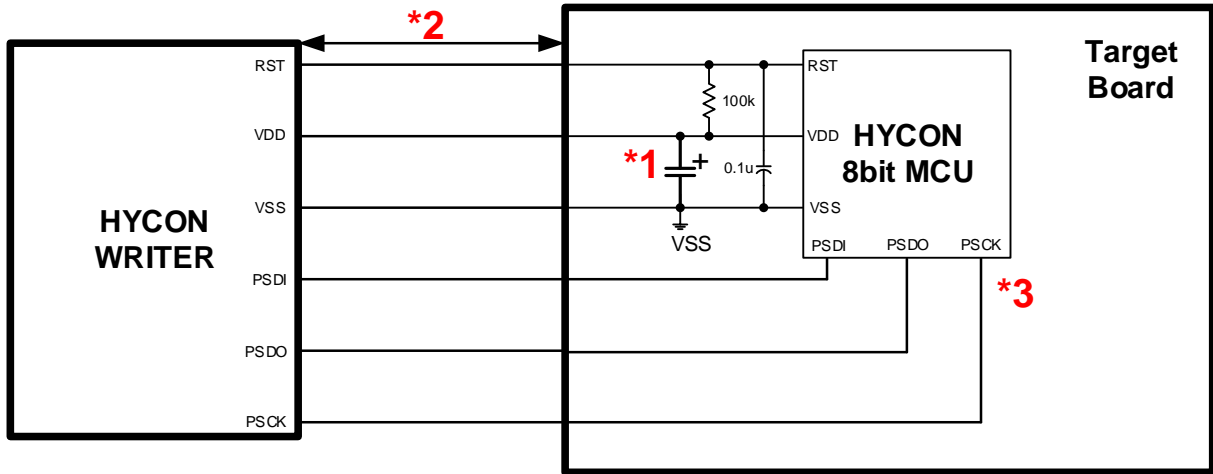
PCB 的 Layout 上各种线路都建议采用星形连接 特别是 VDD 与 VSS 更要遵守此规则。

星形连接:

- 每种装置的接地电流单独返回到电源端。
- 图 8-6 J5 与 J4 共享返回路径。
- 图 8-7 J7、J6、J5 都使用 J4 返回路径，这种画法要尽可能避免



9. 烧录注意事项



Note:

- *1. 电源滤波电容建议小于 100uF, 以避免烧录过程中控制 VDD ON/OFF 产生 POR Fail, 因而导致烧录失败.
- *2. 烧录器连接线尽量越短越好(最长不可超过 30 公分).
- *3. 如果 PSCK, PSDI 和 PSDO 有复用功能(可用于消耗电流小, 且不会产生较大的噪声之组件, 如小功率的 LED), 但不能与大功率或驱动电感性组件连接, 以避免干扰烧录讯号.

10. 修订纪录

以下描述本文件差异较大的地方，而标点符号与字形的改变不在此描述范围。

文件版次	页次	日期	摘要
V01	All	2021/12/10	初版发行
V02	All	2021/12/16	修改第六章描述